

Japanese Patent Laid-open Publication No. HEI 2-150911 A

Publication date : June 11, 1990

Applicant : SHARP K.K

Title : THE SERIES CONTROL POWER SOURCE STABILIZATION CIRCUIT

5

[Effect]

According to the above-mentioned means for solving the problem, in the starting time when the stabilization output voltage is risen, a power source is supplied to a control circuit 10 11 via a first constant voltage circuit 12. Upon the rising of the stabilization output voltage, a second constant voltage circuit 13 using the stabilization output voltage as a control input signal supplies a power source to the control circuit 11. The power supply from the constant voltage 12 to the control 15 circuit 11 is thereby stopped immediately. Consequently, according to the present invention, the series control power source stabilization circuit using a PNP transistor 10 as a control element can attain the ripple removing ratio equal to the circuit using a NPN transistor.

20

①

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-150911

⑬ Int. Cl.³

G 05 F 1/56

識別記号

3 1 0

C
F
A

庁内整理番号

8527-5H
8527-5H
8527-5H

⑭ 公開 平成2年(1990)6月11日

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 直列制御型安定化電源回路

⑯ 特 願 昭63-305632

⑰ 出 願 昭63(1988)12月1日

⑱ 発 明 者 熊 田 清 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑲ 出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

⑳ 代 理 人 弁理士 中村 恒久

明 細 書

1. 発明の名称

直列制御型安定化電源回路

2. 特許請求の範囲

制御素子としてPNPトランジスタを備えると共に、該PNPトランジスタのベース電流を制御する制御回路を備え、非安定入力電圧をPNPトランジスタのエミッタに入力し、該PNPトランジスタのコレクタより安定化出力電圧を取り出すようにした直列制御型安定化電源回路において、前記制御回路の電源として、入力側に接続された起動用の第一定電圧回路と、前記安定化出力電圧を制御入力とする安定動作用の第二定電圧回路とを並列に設けたことを特徴とする直列制御型安定化電源回路。

3. 発明の詳細な説明

＜ 産業上の利用分野 ＞

本発明は、直列制御型安定化電源回路に関し、特に制御素子としてPNPトランジスタを用いた直列制御型安定化電源回路に関するものである。

＜ 従来技術 ＞

従来より、NPNトランジスタ1を制御素子とする直列制御型安定化電源回路においては、該NPNトランジスタ1を制御する制御回路2の電源を入力側から供給する方式と合せて、第7図に示すように制御回路2を出力端子3, 8間に接続し、該制御回路2の電源を安定化出力側から供給する方式も用いられている。

しかし、近年、入出力間電圧差の少ない領域でも動作可能な直列制御型安定化電源として普及し始めている、PNPトランジスタ4を制御素子として用いた直列制御型安定化電源回路では、第8図に示す通り、制御回路2を入力端子5, 6間に接続し、該制御回路2の電源を入力側から供給するのが一般的であり、安定化出力側から供給する方式はない。

これは、NPNトランジスタ1を制御素子とする直列制御型安定化電源回路においては、第7図に示すように、NPNトランジスタ1のベースに供給される電流を制御回路2の出力により引ぬく、

いわゆる負帰還制御であるため、制御回路2が起動する前にPNPトランジスタ1がオンし出力が上昇することにより、制御回路2の電源を出力側からとることが可能であることによる。

しかし、PNPトランジスタ4を制御素子として用いた場合は、正帰還制御であり、第8図に示す通り制御回路2の出力によりPNPトランジスタ4のベース電流を引ぬいてやらないとPNPトランジスタ4がオンせず、出力電圧も上昇しないため、制御回路2の電源を安定化出力側から供給しただけでは動作しないからである。また、安定化電源を別に設け、その出力を制御回路2に供給することも考えられるが、この場合、同規模の安定化電源が2つの必要になり、回路が複雑になると共に、装置の大型化が避けられないという欠点がある。

＜ 発明が解決しようとする問題点 ＞

しかし、PNPトランジスタ1を制御素子として用いた直列制御型安定化電源回路では、入力電圧変動が制御回路2に直接伝わらないので、入力

より安定化出力電圧を取り出すようにした直列制御型安定化電源回路において、前記制御回路1の電源として、入力側に接続された起動用の第一定電圧回路12と、前記安定化出力電圧を制御入力とする安定動作作用の第二定電圧回路13とを並列に設けたものである。

＜ 作用 ＞

上記問題点解決手段において、安定化出力電圧が立上るまでの起動時には、起動用の第一定電圧回路12から制御回路11に電源が供給され、起動後に安定化出力電圧が立上ると、その安定化出力電圧を制御入力とする第二定電圧回路13から制御回路11に電源が供給され、同時に起動用の第一定電圧回路12から制御回路11へ電源の供給がストップする。従って、PNPトランジスタ10を制御素子として用いた直列制御型安定化電源回路においても、NPNトランジスタを用いた場合と同等のリップル除去率を確保することができる。

＜ 実施例 ＞

リップル除去率が良いのに比べ、PNPトランジスタ1を制御素子として用いた直列制御型安定化電源回路では、入力電圧変動が制御回路2に直接伝わるため、入力リップル除去率が大きく劣っていた。因みに、NPNトランジスタ1を用いた場合の入力リップル除去率が80～90dBであるのに対し、PNPトランジスタ4を用いた場合の入力リップル除去率は50～60dBであった。

本発明は、上記に鑑み、PNPトランジスタを制御素子として用いた場合でも、NPNトランジスタを用いた場合と同等のリップル除去率を確保できる直列制御型安定化電源回路の提供を目的とする。

＜ 問題点を解決するための手段 ＞

本発明による問題点解決手段は、第1図および第4図の如く、制御素子としてPNPトランジスタ10を備え、該PNPトランジスタ10のベース電流を制御する制御回路11を備え、非安定入力電圧をPNPトランジスタ10のエミッタに入力し、該PNPトランジスタ10のコレク

タより安定化出力電圧を取り出すようにした直列制御型安定化電源回路において、前記制御回路11の電源として、入力側に接続された起動用の第一定電圧回路12と、前記安定化出力電圧を制御入力とする安定動作作用の第二定電圧回路13とを並列に設けたものである。

第1図は本発明に係る直列制御型安定化電源回路の第一実施例を示す回路図、第2図は同じく起動用の第一定電圧回路の回路図、第3図は同じくその制御回路の回路図である。

図示の如く、本発明に係る直列制御型安定化電源回路は、制御素子としてPNPトランジスタ10を備え、該PNPトランジスタ10のベース電流を制御する制御回路11を備え、非安定入力電圧をPNPトランジスタ10のエミッタに入力し、該PNPトランジスタ10のコレクタより安定化出力電圧を取り出すようにした直列制御型安定化電源回路において、前記制御回路11の電源として、入力側に接続された起動用の第一定電圧回路12と、前記安定化出力電圧を制御入力とする安定動作作用の第二定電圧回路13とを並列に設けたものである。

前記第一定電圧回路12は、第2図示に示す如

く入力端子14、14間に抵抗15、15のダイオ

ード16を直列接続した基準電圧源17、および出力トランジスタ18を接続して成り、その出力トランジスタ18からの出力電圧は出力端子19、19側の安定化出力電圧よりも十分低く、かつ制御回路11が動作可能な電圧に設定されている。また、安定化出力電圧を制御入力とする第二定電圧回路13は出力端子19、19の一方にベースが接続されたNPNトランジスタ20から成る。

前記制御回路11は、第3図に示すように、出力電圧検出用抵抗21、22、基準電圧回路23、誤差増幅回路24、駆動回路25より成り、その端子26は出力トランジスタ18およびNPNトランジスタ20に、端子27はPNPトランジスタ10のベースに夫々接続される。なお、実使用時には、これに各種保護回路、出力オン・オフ制御回路(何れも図示せず)が加わる。

上記構成において、起動時には、入力端子14、14からの非安定入力電圧が起動用の第一定電圧回路12およびPNPトランジスタ10のエミッタに輸入され、第一定電圧回路12の出力が制御

回路11の電源として供給されるので、制御回路11がオンし、PNPトランジスタ10のベース電流を制御することにより、該PNPトランジスタ10のコレクタより安定化出力電圧が得られる。起動すれば、出力端子19、19側の安定化出力電圧が第二定電圧回路13を構成するNPNトランジスタ20のベースに輸入され、このNPNトランジスタ20がオンする。

これにより、制御回路11の電源電圧は、安定化出力電圧-VBEまで引上げられ、第一定電圧回路12の出力トランジスタ18のベース・エミッタ間が逆バイアスされるので、第一定電圧回路12がオフし、制御回路11の電源は第二定電圧回路13から供給される。

第二定電圧回路13は、帰還制御された安定化出力電圧を制御入力としており、その出力の安定度は入力電圧や起動用の第一定電圧回路12に比べてはるかに良く、したがって、制御回路11の安定度もはるかに良くなり、これにより入力リップル除去率も大巾に改善されるのである。

第4図は、本発明に係る直列制御型安定化電源回路の第二実施例を示す回路図、第5図は同じくその起動用第一定電圧回路の回路図、第6図は同じくそのスイッチング回路の回路図である。

本実施例においては、第一実施例に示す構成に、安定化出力電圧を入力とするスイッチング回路28が付加されており、このスイッチング回路28の出力が起動用の第一定電圧回路12に輸入されている。スイッチング回路28は、第6図に示すように、電圧検出用抵抗29、30、プルアップ抵抗31、32、スイッチングトランジスタ33、34、35より構成されており、その端子36はトランジスタ18、20に、端子37は第5図の如く、第一定電圧回路12の基準電圧源17を構成する1段目のダイオード16に夫々接続される。

即ち、第一実施例においては、起動用の第一定電圧回路12の出力電圧と安定化出力電圧との間には十分差があり、第二定電圧回路13のオン後は出力トランジスタ18のベース・エミッタ間が逆バイアスされ、第一定電圧回路12が自動的に

オフする場合を示したが、安定化出力電圧の設定電圧が低い場合には、第二定電圧回路13がオンしても第一定電圧回路12が十分オフしない場合がある。

そこで、第二実施例では、第二定電圧回路13がオンすると同時に、スイッチング回路28が動作し、第一定電圧回路12の基準電圧源17を構成するn段ダイオード16の内、適当な段数、例えば1段を短絡することにより出力トランジスタ18のベース電圧を強制的に下げ、この出力トランジスタ18のベース・エミッタ間が確実に逆バイアスとなるようにしたものである。

(発 明 の 効 果)

以上の説明から明らかな通り、本発明によると、制御回路の電源として、起動用の第一定電圧回路と安定化出力電圧を制御入力とする安定動作用の第二定電圧回路とを並列に設けているので、起動時のみ第一定電圧回路から電源を供給し、起動後は安定化出力電圧を制御入力とする第二定電圧回路から電源を供給することにより、入力リップル

除去率の高い高性能の安定化電源をPNPトランジスタを用いた直列制御型安定化電源回路において実現できるといった優れた効果がある。

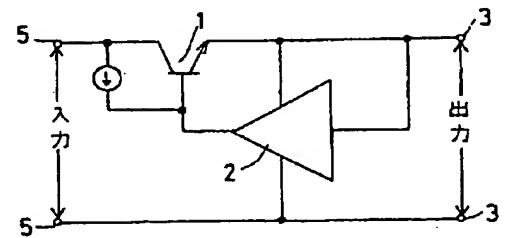
4. 図面の簡単な説明

第1図は本発明に係る直列制御型安定化電源回路の第一実施例を示す回路図、第2図は同じく起動用の第一定電圧回路の回路図、第3図は同じくその制御回路の回路図、第4図は、本発明に係る直列制御型安定化電源回路の第二実施例を示す回路図、第5図は同じくその起動用第一定電圧回路の回路図、第6図は同じくそのスイッチング回路の回路図、第7図および第8図は従来例を示す回路図である。

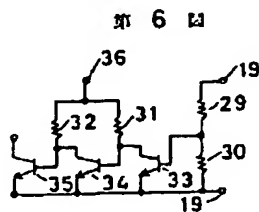
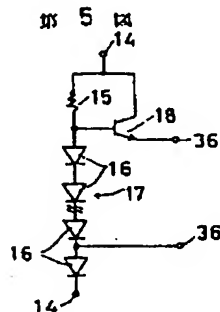
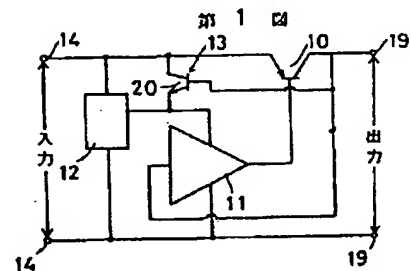
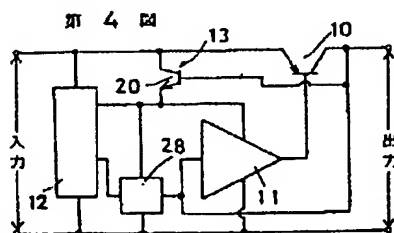
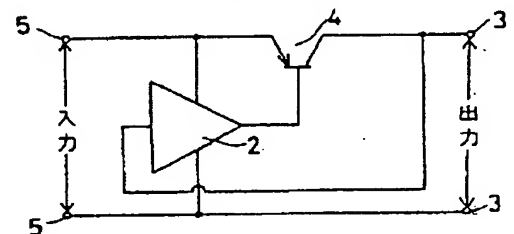
10:PNPトランジスタ、11:制御回路、
12:第一定電圧回路、13:第二定電圧回路。

出 願 人 シャープ株式会社
代 理 人 中 村 恒 久

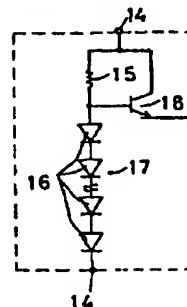
第 7 図



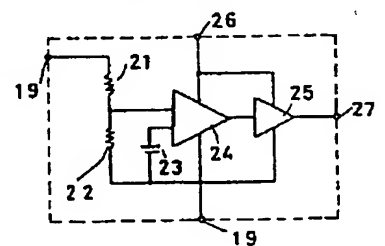
第 8 図



第 2 図



第 3 図



10:PNPトランジスタ
12:第一定電圧回路

11:制御回路
13:第二定電圧回路